PATENT ABSTRACTS OF JAPAN

(11)Publication number:

2003-045747

(43) Date of publication of application: 14.02.2003

(51)Int.Cl.

H01G 4/38

H01G 4/40

(21)Application number : 2001-234542

(71)Applicant : MATSUSHITA ELECTRIC IND CO

(22)Date of filing:

02.08.2001

(72)Inventor: ITO HIROSHI

I TD

(54) STACKED ELECTRONIC COMPONENT

(57)Abstract: PROBLEM TO BE SOLVED: To provide a stacked electronic part, which can lower its mounting height on the circuit board of an electronic apparatus, and moreover enables addition of advanced function, such as capacity enlargement of capacitor, etc. by stacking a first stack 2 where a functional material

SOLUTION: This stacked electronic component is made, 45 第一の外部系板 laver and an inner electrode laver are stacked, and a second stack where a functional material laver and an inner electrode laver are stacked, and which has external form smaller in width than that of the first stack 2, while forming its externals into projecting form, and forming outer electrodes 4-7 on this surface.

5.7 第二の外部ウム 2 宝一の神層体 8-11 使 面

き 第二の無用体

2.13 外部電流の延長部

(19)日本/国特許庁 (JP)

(12) 公開特許公報(A)

(11)特許出願公開番号 特期2003-45747 (P2003-45747A)

(43)公開日 平成15年2月14日(2003, 2.14)

(5i)IntCl' 機別約号 FI デーマン・(参考) H01G 4/38 H01G 4/38 A 5E082 4/40 4/40 304A

審査請求 未請求 請求項の数8 OL (全 6 頁)

(21)出顧番号	特順2001-234542(P2001-234542)	(71)出額人 00000:3821
		松下電器産業株式会社
(22) 出版日	平成13年8月2日(2001.8.2)	大阪府門真市大字門真1006番地
		(72)発明者 伊藤 博史
		大阪府門真市大字門真1006番地 松下電器 蘇業株式会社内
		(74)代謝人 10009/445
		弁理士 岩橋 文雄 (外2名)
		F ターム(参考) 5E082 AA01 BC39 CC05 DD04 FC26
		GC10 GC28 J109 J123

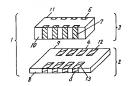
(54) [発明の名称] 積層電子部品

(57)【要約】

つ、コンデンサの大容量化など高機能を付加できる積層 電子部品を提供することを目的とする。 (解決手段) 機能材料層と内部電極層とを積層した第 一の積層体2と、機能材料層と内部電極層とを積層し前 記第一の機関体2より幅小の外形を有する第二の積層体 3とを積層して外形を凸形状に形成し、この表面に外部 電極4~7を形成した積層電子部品である。

【課題】 電子機器の回路基板上の実装高さが低く、か

1 様層電子部品 6,7 第二の外部電極 3 第二の機層体 8~/1 側 面 3 第二の機層体 /2,/3 外部電極の延長部 4,5 第一の外部電極



【特許請求の範囲】

【請求項1】 機能材料層と内部電極層とを積層した第 一の積層体と、機能材料層と内部電極層とを積層し前記 第一の積層体より幅小の外形を有する第二の積層体とを 積層して外形を凸形状に形成し、この表面に外部電極を 形成した積層電子部品。

【請求項2】 第一の積層体と第二の積層体とにそれぞれ異なる電気特性を持たせた請求項1に記載の積層電子部品。

【請求項3】 第一の積層体の側面に内部電極層と接続 した一対の第一の外部電極を形成し、第二の積層体の側 面に内部電極層と接続した一対の第二の外部電極を形成 した請求項 1 に記載の積層電子部品。

【請求項4】 内部電極層を機能材料層の同一面上に複 数並設し、前記内部電極層を並設した数の分だけ一村の 外部電極を複数並設した請求項1に記載の積層電子部 品。

【請求項5】 第一の外部電極と第二の外部電極とを接続した請求項2に記載の積層電子部品。

【請求項6】 第一の積層体の上面に第一の外部電極の 延長都を形成し、この第一の外部電極に重なるように第 二の積層体の下面に第二の外部電極の延長部を形成し、 前記第一の積層体の外部電極と前記第二の積層体の外部 電極とを接続した前弦項目に記載の精層電子部品。

【請求項7】 第一の積層体の第一の外部電極を側面に 代えて磐面に形成した請求項3に記載の積層電子部品。 【請求項8】 第一の積層体の側面に第二の積層体の外 縮電極の延長部を形成した請求項7に記載の積層電子部 品。

【発明の詳細な説明】

[0001]

【発明の属する技術分野】本発明は各種電子機器等に使 用される積層電子部品に関するものである。

用される横層電子部品に関するものである。 【0002】 【従来の技術】積層電子部品として積層セラミックコン

デンサを一例として以下に説明する。 【0003】図7は積層セラシックコンデンサ51の一部切欠斜視図である。図7において、55はBaTiO *を主成分とするセラミック層52とNiOを主成分と かさ内部電影層53.54とを交互に積層し、この最上 限と截下限にセラミック層58.59を重ねて焼結した 格層体であり、この積層体55の表面に前記内部電極層 53.54とそれぞれ接続した外部電極56.57を 成し、この外部電極56.57間にコンデンサ特性を有 する積層電子部品を構成している。

[0004] そして、前記積層電子部品が実装される電子機器は小形化や多機能化が急速に進んでおり、高密度 実装ができ小形、高機能化を備えた積層電子部品が要求 されている。

[0005]

【発明が解決しようとする問題』しかしながら、従来の 積層セラミックコンデンサ51の構成によると、この積 増セラミックコンデンサ51の底面を電子機構の回路基 板上に設定して前記外部電橋56、57を前記回路基板 に接続する構成としているため、コンデンサ客景の高い 高限層タイアの積層セラミックコンデンサを用いると前 記回路基板上での実装高さが高くなり電子機構の小形化 が困難なるという問題なき有していた。

【0006】本発明は前記問題点を解決するもので、電子機器の回路基板上の実装高さが低く、かつ、コンデン すの大容量化など高機能を付加できる積層電子部品を提供することを目的とする。

【0007】 【課題を解決するための手段】前記目的を達成するため に、以下の構成を有するものである。

【0008】本発明の請求項1に記載の発明は、特に、機能材料層と内部電極層と食欄目し充第一の積層体と 機能材料層と内部電極層と食欄目し前記第一の積層体よ り鑑小の外形を有する第二の積層体とを積層して外形を の形状に形成し、この表面に外部電極を形成した積層電 子部品であり、これにより、前記凸形状の個小の外形部 を電子機器の回路基板に形成した嵌合孔に嵌合させて実 整することで電子機器の実践書が低くでき、第一の積 層体と第二の積層体とのそれぞれの特性を備えた高機能 を有する積層電子部品を得ることができるという作用効 果が得られる。

[0009] 本発明の請求項2に記載の発明は特に、第 一の積層林と第二の積層体とにそれぞれ異なる電気外性 特内せた前ま項1に記載の報用電子部品であり、これ により、電子機器の回路基板上の実装高さが低くできる とともに、2つの電気特性を有する積層電子部品を得る ことができるという作用が無火が終られる。

【0010】本発明の請求項3に記載の発明は、特に、 等一の積層体の側面に内部電極層と接続した一対の第一 の外部電極を形成し、第二の程層体の側面に内部電極層 と接続した一対の第二の外部電極を形成した請求項1に 記載の積層電子結品であり、これにより、第一の積層体 と第二の積層体とを電子機器の回路基板に接続して第一 の積層体、第二の積層体それぞれの電気特性を発現でき るという作用数単特を44を作

[0011] 本発明の諸東項4に記載の発明は、特に、 内部電極層を機能材料層の同一面上に複数並設し、前記 内部電極層を並設した数の分だけ一対の外部電極を複数 並設した請求項1に記載の積層電子部品であり、これに より一封の外部電極のそれぞれに電気特性を発現できる ので電子機器の回路基板上に高密度に複数の電気素子を 実装できるという作用効果が得られる。

【0012】本発明の請求項5に記載の発明は、特に、 第一の外部電極と第二の外部電極とを接続した請求項2 に記載の積層電子部品であり、これにより第一の積層体 と第二の積層体とのそれぞれの電気特性を接続した電気 特性を発現できるので高機能を有し回路基板上の実装高 さが低い積層電子部品を得ることができるという作用効 墨が集られる。

【0013】本発明の請求項 (こ記載の発明点、特に、 第一の機関体の上面に第一の外緒電極の延長部を形成 し、この第一の外部電極の延生部を影成し、前記第一の構 解体の外部電極・前記第二の解関体の外部電極とを接続 した請求項 に記載の積屑電干部品であり、これによ り、第一の機関体と第二の機関体との外部電極を確実に 接続できるという往間を埋水が含むね。

[0014] 本発明の請求項「に記載の発明は、特に 第一の積層体の第一の外部電極を側面に代えて端面に形 成した請求項3に記載の積層で評価にあり、これによ り、積層電子部品の外周に外部電極を形成できるので回 路基板と高密度に実装できるという作用効果が得られ 2

[0015] 本発明の請求項8に記載の発明は、特に、 第一の積層体の側面に第二の積層体の外部電極の延長部 を形成した請求項7に記載の積層電子部品であり、これ により、回路基板の嵌合孔に積層電子部品の凸部を嵌合 し回路基板の嵌合孔に積層電子部品の凸部を嵌合 し回路基板のを置かで第二の積層体の外部電極と第一の積 層体の外部電極とを接続できるのでこの接続に高信頼性 を確保できるという作用効果が得られる。

[0016]

【発明の実施の形態】(実施の形態1)以下、実施の形態1を用いて、本発明の特に請求項1~6に記載の発明について説明する。

【0017】図 1は本発明の実施の形態 における機関 電子部品の外解斜視図、図 2は同積層電子部品の外観射 視図、図 3は同積層電子部品の部品積成斜視型である。 【0018】図 1〜図 3 において、1 は積層電子部品で あり、一対の第一の外部電路 5 を複数連載した第一 の積層体 2 と、一対の第二の外部電路 6 、7 を複数並載 した第二の模層体 3 とを重ねて加熱、加圧して凸形状に 構成した。

【0019】前記第一の税関係との上面に前記第一の外 都電極4、5の延長部12、13を形成し、前記第二の 積層体3の底面に前記第二の外部電極6、7の延長部 (図示せず)を形成しており、前記第一の外部電極4、 5の延長部12、13と前記第二の外部電極6、7の延 長部とを加えて積層1接続した。

【0020】前記第一の根層体とは機能材料機として誘 値体を用いたセラミック層18を介して複数並設した内 部電極14と15とを交互に複数模層し、前記内部電極 14、15を前記外部電極5、4に接続し、前記一対の 外部電極4、5間にこの一対の外部電極4、5を複数並 設した数の分だけコンデンサを構成した。

【0021】前記第二の積層体3は機能材料層として電

圧依存性抵抗体を用いたセラミック層 19を介して複数 並設した内部電極層 20と21とを交互に複数機型、 前記内部電極層 20、21を前記外部電極 7.6に接続 し、複数並設した前記一対の外部電極6.7間にこの1 対の外部電極6.7を複数並設した数の分だけバリスタ を構成した。

【0022】以上のように構成された積層電子部品1について、以下にこの製造方法を説明する。

[0023] 先ず第一の機関体の製造方法を説明する。 [0024] 誘電体材料としてBaTiO₂を主原料と したパインダーとしてポリビニルプチラール樹脂、溶剤 として酵散 プチル、可塑料としてフタル酸ジプチルを 加え、イットリア部分安定化シルコニアボールと共にポ ールミルで72時間混合しスラリーを作製し、このスラ リーを用いてセラミックグリーンシート(以降、グリー ンシートと称する)を成形した。

【0025]その後、N1などの単金額材料為おいは尸 の人 Ag − P d等の貴金属がらなる内部電極ペーストを セラミックシート上にスクリーンあるいはグラビア等に より印刷し、交互に複数段型は、この起上段と最下です。 せず)を得た。そして、この根層体ブロック(図示 ゼガ)を得た。そして、この根層体ブロックを所定する ズのチップ形状に切断し、個片にばらした後、頻度内部電 極ペーストとして用いた場合は前記内部電極層14,1 5の酸化劣化を防止するために窒素ガス雰囲気などの還 元性剪倒外で呼吸を行った。

【0026】次いで、内部電極層14,15が露出した 第一の積層体2の両側面にCuからなる外部電極ペース トを懐布し焼き付けを行いさらにこの表面にNiメッキ 及び半田メッキを施して前記外部電極4,5を形成し第 一の積層板を得か、

【0027】次に第二の標層体の製造方法を説明する。 【0028】まず、バリスタ材料としてSrTiO。を 主原料としたスラリーを用いてセラミックグリーンシート(以降、グリーンシートと称する)成形した。

【0029】その後、前記等一の積層体2の製造方法と 同様にNiなどの卑金属材料あるいはPd、Ag-Pd 等の賃金属からなる内部電像ペーストをセラミックシー トと上に印刷し、交互に複数段重ね、この裁し段と最下 段にセラミックシートを重して任き 代籍プロック(図 示せず)を得た。そして、この積層体プロックを前記第 一の積層な2の幅より小となる寸法でチップ形状に切断 し、所定の温慮より休となる寸法でチップ形状に切断 し、所定の温慮より休となる寸法でチップ形状に切断

[0030]次いで、前記内部電極20,21が露出した前記第二の積層体3の両側面10,11にCuペーストを塗布して焼き付け、更にこの表面にNiメッキ、半田メッキを施し前記第二の外部電極6,7を形成した第二の積層体3を得た。

【0031】次に、前記第二の積層体3の下面にバイン

ダー成分や接着剤を塗布して前記第二の積層体3と前記 第一の積層体2とを重ね、約百℃で加熱しながら圧着し て一体化し積層電子部品1を得た。

【0032】(実施の形態2)以下、実施の形態2を用いて、本発明の特に請求項7,8に記載の発明について説明する。

【0033】尚、前記実施の形態1と共通の構成は同一符号で示し説明を省き、ここでは実施の形態2の特徴とする構成について以下に説明する。

【0034】図4は本発明の実施の形態2における積層電子部品の分解斜視図、図5は同積層電子部品の外観斜視図、図6は同積層電子部品の外観斜視図、図6は同積層電子部品の部品構成斜視図である。

【0035】図4〜図6において、31は積層電子部品 であり、一対の第一の外部電極35、36を端面33、 34に複数速設した第一の積層体32と、一対の第二の 外部電極6、7を複数並設した第二の積層体3とを重ね て加熱、圧着して凸形状に精速した。

【0036】前記第一の積層体32は誘電体からなるセラミック層27を介して小前電極28と29とを交互に 頻散積極し、前に内が電電後28、29をそれぞれ前記外 部電極35,36に接続し、前記一対の外部電極35, 36間にこの一切の外部電極35,36を複数並隠した 数のかだけコンデッサを構成した。

【0037】このとき、前記内部電低層35,36の並設力向は前記率この積層体3の前記や結略極層20,2 砂力総設力向に動力方向に異なり、前記券への積層体3 2の外部電極35,36を増面33,34に、前記学二 の積度体3の外部電低6,7を前記機面33,34と直 角方向の側面10,11に形成4

【0038】また、前記第一の積層体32の側面8,9 に導電性ベーストを前記第二の積層体3における第二の 外部電極6,7に接続するように塗布して焼き付け前記 第二の外部電極6,7の延長部37,38を形成した。 【0039】尚、本発明の実験が形態1,2において、

第一の積層体がコンデンサ、第2の積層体がパリスタを 構成しそれぞれ異なる電気特性を構成したが、前記第一 の積層体と第二の積層体とに同一の電気特性を構成して もよい、

【0040】また第一の積層体、第二の積層体それぞれ

の温度特性を異なるものに設定したり、誘電率の異なる ものを選択することにより、更に付加価値の高い積層電 子部品を得ることができる。

[0041]

【発明の効果】以上本発明によれば、第一の積層体と この第一の積層体より傷水の外形を有する第二の積層体 を有欄目で外形を凸形状た敗し、この表面が 極を形成することにより、前記凸形状の幅小の外形部を 電子機器のフリント基板に形成した嵌合孔に嵌合させて 実装し電子機器の実装高さが低くでき、且つ高機能を付 加した積層電子部品を得ることができる。

【図面の簡単な説明】

【図1】本発明の実施の形態1における積層電子部品の 分解斜期図

【図2】実施の形態1における同積層電子部品の外観斜 畑図

^{択[図}3] 実施の形態 1 における同積層電子部品の部品構

成斜視図 【図4】本発明の実施の形態2における積層電子部品の 分解斜視図

【図5】実施の形態2における同積層電子部品の外観斜 視図

【図6】実施の形態2における同積層電子部品の部品構成斜排図

【図7】従来例における積層セラミックコンデンサの一部切欠斜視図 【符号の説明】

1,31 積層電子部品

2,32 第一の積層体
3 第二の積層体

4,5,35,36 第一の外部電極 6,7 第一の外部電極

8, 9, 10, 11 側面

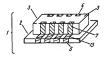
12,13 外部電極の延長部 14,15,20,21 内部電極層

14, 15, 20, 21

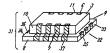
18,19 セラミック層 33,34 端面

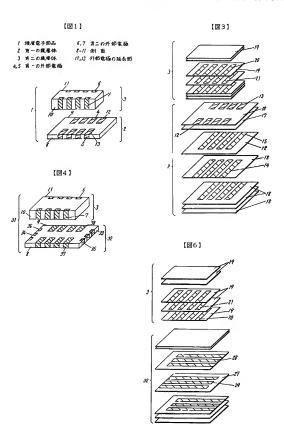
37.38 第二の外部電極の延長部

[図2]



【図5】





[図7]

